

УДК 681.324

Титенко Е. А., к.т.н.; Мирталибов Т. А., д.т.н.

(Юго-Западный государственный университет, г. Курск, Россия. +7 (905) 158 99 04. johntit@mail.ru)

СТРУКТУРНАЯ СХЕМА НАСТРАИВАЕМОГО МУЛЬТИПРОЦЕССОРА

Титенко Е. А., Мирталибов Т. А. Структурна схема настроюваного мультипроцесора. У статті визначені необхідні і достатні умови для апаратної підтримки завдань обробки символічної інформації з розгалужуваними процесами. Виконаний синтез структури настроюваного мультипроцесора, який керується потоком даних і містить модулі асоціативної пам'яті і матрицю однорідних пристроїв. Такий мультипроцесор дозволяє об'єднати і координувати роботу неодиначної множини дискретних обчислювачів (продукційних обчислювальних пристроїв), кількість і топологія яких динамічно змінюються в процесі обчислень. Мультипроцесор може знайти застосування як апаратний акселератор обчислень в машинах баз даних, баз знань, високопродуктивних пошукових системах, системах обробки природно-мовної інформації, інтелектуальних системах асоціативної пам'яті.

Ключові слова: мультипроцесор, однорідні пристрої, потік даних, розподілена комутаційна підсистема, асоціативна пам'ять, продукційна система, символічна інформація

Титенко Е. А., Мирталибов Т. А. Структурная схема настраиваемого мультипроцессора. В статье определены необходимые и достаточные условия для аппаратной поддержки задач обработки символической информации с ветвящимися процессами. Выполнен синтез структуры настраиваемого мультипроцессора, управляемого потоком данных и содержащего модули ассоциативной памяти и матрицу однородных устройств. Такой мультипроцессор позволяет объединить и координировать работу неединичного множества дискретных вычислителей (производственных вычислительных устройств), количество и топология которых динамически изменяются в процессе вычислений. Мультипроцессор может найти применение как аппаратный акселератор вычислений в машинах баз данных, баз знаний, высокопроизводительных поисковых системах, системах обработки естественно-языковой информации, интеллектуальных системах ассоциативной памяти.

Ключевые слова: мультипроцессор, однородные устройства, поток данных, распределенная коммутационная подсистема, ассоциативная память, производственная система, символическая информация

Titenko Ie. A., Mirtalibov T. A. The structural scheme of adjust multi-unit. The article show is the necessary and sufficient conditions for hardware support of the tasks of computing of symbolic information with branching processes. It is made the synthesis of adjust multiprocessor structure that control the flow of data and contains the modules of associative memory and a matrix of multi-devices. Such multiprocessor allows to unite and co-ordinate work of unsingle great number of discrete calculators (computing devices), topology of which dinamically change in the process of calculations. A multiprocessor can find application as a vehicle accelerator of calculations is in the machines of databases, bases of knowledges, high-performance searching systems, systems of treatment of naturally-linguistic information, intellectual systems of annex storage.

Keywords: multi-unit, multi-devices, the data flow, reconfiguration, distributed switching subsystem, associative memory, context memory, production system, symbol information

Введение. Одним из значимых направлений компьютерной индустрии в будущем является интеллектуализация вычислений на всем жизненном цикле реализации решения, т.е. интеллектуализация алгоритмических, программных и аппаратных средств. Переход от многопроцессорных вычислительных систем с жесткой структурой (МВС с ЖС) к МВС с гибкой программируемой структурой (МВС с ПС) [1...4] определяется необходимостью решения нового класса проблемно-поисковых задач. Данный класс задач характеризуется следующими особенностями. *Во-первых* – собственно процессы обработки данных интегрированы с коммуникационными процессами обмена данными и сообщениями. *Во-вторых* – общее объединяющее свойство проблемно-поисковых задач заключается в том, что они имеют, в основном, недетерминированный метод решения и описываются динамически графом большой размерности. Массовая значимость данного класса подтверждается появлением самостоятельного списка GRAPH500 [5], альтернативного мировому списку TOP500 лучших МВС с ЖС под решение другого класса задач – вычислительно трудоемких задач с детерминированным методом решения. *Третья* особенность проблемно-поисковых задач связана с тем, что они предназначены для обработки знаний, имеющих преимущественно символное представление и декларативное описание предметной области.

Таким образом, решение задач основывается на моделях, методах, аппаратно-программных средствах работы с динамическими графами большой размерности, т.е. с графами, структура которых частично известна до начала вычислений.

Вместе с тем подавляющее большинство кластерных МВС с ЖС имеют организацию [3, 6], ориентированную на обработку числовой информации в вычислительно трудоемких задачах с известной структурой графа решения. МВС с ЖС основаны на фон-неймановской модели организации вычислений, использующей управление потоком команд. Тогда как распараллеливание проблемно поисковых задач недетерминированной обработки символьной информации (ОСИ) основывается на управлении потоком данных. Таким образом, создание МВС с ПС под проблемно-поисковые задачи с недетерминированным методом решения, управляемых потоком данных представляется востребованным направлением развития компьютерной индустрии будущего.

Математический аппарат для генерации ветвящихся процессов ОСИ. С точки зрения разработчика МВС символьная информация характеризуется вариативностью представления на физическом и логическом уровнях: динамически изменяемые коллекции структур, размытые границы размера минимальной дискретной единицы обработки, множественные структурные зависимости между элементами, иерархическое представление, комбинация локальных и глобальных процессов преобразования с учетом искажений, неполноты или избыточности символьных структур.

Главная отличительная особенность задач ОСИ основывается на доминировании параллелизма потока данных. Естественный параллелизм символьных данных характеризуется вариативностью позиций образования множественных процессов, переменным размером фрагментов данных, на которых он возникает. Кроме того, ветвящиеся вычислительные процессы имеют “мелкозернистую точку образования”, привязанную к текущим элементарным операциям. Вследствие этого граф решения задач ОСИ, состоящий из ветвящихся путей, характеризуется переменными коэффициентами ветвления и сужения, которые соотносятся с большинством шагов вычислений (итераций, рекурсивных вызовов).

Исходя из особенностей задач ОСИ, наиболее подходящим аппаратом для задания параллельно выполняющихся ветвящихся процессов являются исчислительные продукционные системы. Исчислительная продукционная система (ПС) состоит из однородного по составу набора разрешительных продукций (правил), имеющих схему “*условие* → *действие*”, и естественным образом ориентирована на параллелизм потока данных за счет недетерминированной активации продукций и их недетерминированного срабатывания. Таким образом, формат символьных данных, принципиально имеет более высокий уровень организации параллельных вычислений, чем числовой формат, что приводит к созданию модели параллельных вычислений с неединичным множеством скоординированно работающих дискретных исполнителей.

Также с точки зрения разработчика вычислительных устройств для МВС ОСИ (уровень схемотехнических решений) аппаратно-ориентированными должны быть следующие базовые операции символьных преобразований: *поиск по образцу; подстановка; объединение слов, объединение слов с отсечением; пересечение слов; символьное вычитание* и др.

Базовые принципы работы реконфигурируемого МП потока данных. Наиболее востребованным и доступным устройством с массовым параллелизмом является мультипроцессор (МП), под которым понимается вычислительная система, состоящая из набора однородных вычислительных устройств, объединенных коммутационной подсистемой между собой и общей разделяемой рабочей памятью (РП) и обладающих равными возможностями доступа к памяти [7, 8], а также имеющая встроенные средства динамического изменения соединений под структуру графа решаемой задачи. Кроме операционной части, содержащей матрицу однородных вычислительных устройств и коммутационных узлов, в структуре МП выделяется управляющая часть, выполненная в соответствии с машинами потока данных [3, 4, 9] в виде модулей ассоциативной памяти (АП) с блоком множественного анализа конфликтных ситуаций. АП обеспечивает выполнение продукций не по счетчику команд, а по готовности продукций к обработке текущих входных

слов, т.е. по результатам множественного ассоциативного поиска вхождений. Если ассоциативный поиск вхождений по множеству входных слов и образцов ПС положительный, то на вход операционной части МП формируется поток обрабатываемых слов, каждое из которых дополняется настроечной информацией для коммутационных узлов о соединении устройств в пределах текущего уровня графа вывода. Введение АП и блока реконфигурации (БРК) позволяет определять количественные характеристики потока данных и управлять ветвящимися процессами на аппаратном уровне, т.е. структурно.

Для реализации параллельных вычислений вычислительные устройства (ВУ), аппаратно поддерживающие базовый набор символьных операций, динамически объединяются в единый вычислительный узел на время генерации текущего уровня графа с помощью распределенной коммутационной подсистемы (КС), обеспечивающей гибкую и программируемую настройку соединений под всевозможные варианты топологий между вычислительными устройствами. Организация распределенной структуры КС заключается во введении в состав вычислительного устройства входного и выходного многоканального переключателей, что приводит к вычислительно-коммутационной структуре устройства и программированию процессов получения входных данных и передаче выходных данных собственно самим устройством. В итоге, вычислительные действия включают программную настройку переключателей как естественные шаги выполнения общего алгоритма решения.

Общая организация мультипроцессора ОСИ. Итак, основу МП составляют модули АП и решающая матрица однородных продукционных вычислительных устройств (ПВУ) количеством $N \times N$, где N – число рабочих устройств-исполнителей продукций (Рис. 1).

Каждое из ПВУ реализует только одну продукцию ПС, взаимодействуя с удаленными ПВУ через распределенную коммутационную структуру. N столбцов решающей матрицы предназначены для параллельной генерации до N уровней графа задачи (графа вывода).

Заложенная структурная избыточность в МП позволяет синхронизировать работу решающей матрицы ПВУ и модулей АП. Дело в том, что работа МП основана на формировании двух взаимодействующих потоков данных. С одной стороны, цепочка «**многоканальная РП – модули АП**» порождает поток сопоставленных с положительным опросом слов, которые создают входной нагрузочный поток на решающую матрицу ПВУ. С другой стороны, цепочка «**матрица ПВУ – многоканальная РП**» порождает выходной поток обработанных слов, которые фактически являются входным нагрузочным потоком на модули АП. Сбалансированность нагрузки двух взаимодействующих однородных вычислителей операционной части достигается за счет программируемого подключения новых столбцов матрицы под вновь порождаемых уровни графа задачи.

В пределах отдельного столбца матрицы образована не завешенная структура. Не завершенность проявляется в том, что связи между ПВУ не имеют постоянного закрепления. Они динамически настраиваются под текущее обрабатываемое слово из $\{S_1 \dots S_v\}$ с учетом выявленного параллелизма данных. Определение параллелизма данных для N слов из $\{S_1 \dots S_v\}$ осуществляется в цепочке «**блок анализа и генерации – блок реконфигурации**» и приводит к появлению третьего – управляющего – потока коммутации. Поток коммутации формируется в БРК отдельно по каждому столбцу матрицы и представляет собой вектор двоичных унитарных (невесовых) кодов, каждый бит (группа бит) которого управляет связью подключения ПВУ с внешними источниками или приемниками.

Основу ПВУ (Рис. 2 а)) составляет символьный вычислитель, интегрированный с многоканальными переключателями – мультиплексором и демультимплексором, в которых с помощью настроечных (адресных) входов динамически (в пределах уровня) выбираются источник и приемник данных. ПВУ как функциональное завершенное устройство, аппаратно реализующее операции поиска вхождений и подставки, содержит собственно блок поиска, блок подстановки, входной мультиплексор на $p1$ входов, выходной демультимплексор на $p2$ выходов, управляемые настроечными значениями $G1_{ij}$ и $G2_{ij}$.

На Рис. 2 б) представлена конкретизация коммутационной части четырьмя источниками и четырьмя приемниками, среди которых вторые вход и выход предназначены для

соединения смежных ПВУ в составе МП ОСИ, а четвертые вход и выход ориентируются под локальную циклическую обработку данных без обращения к модулям РП.

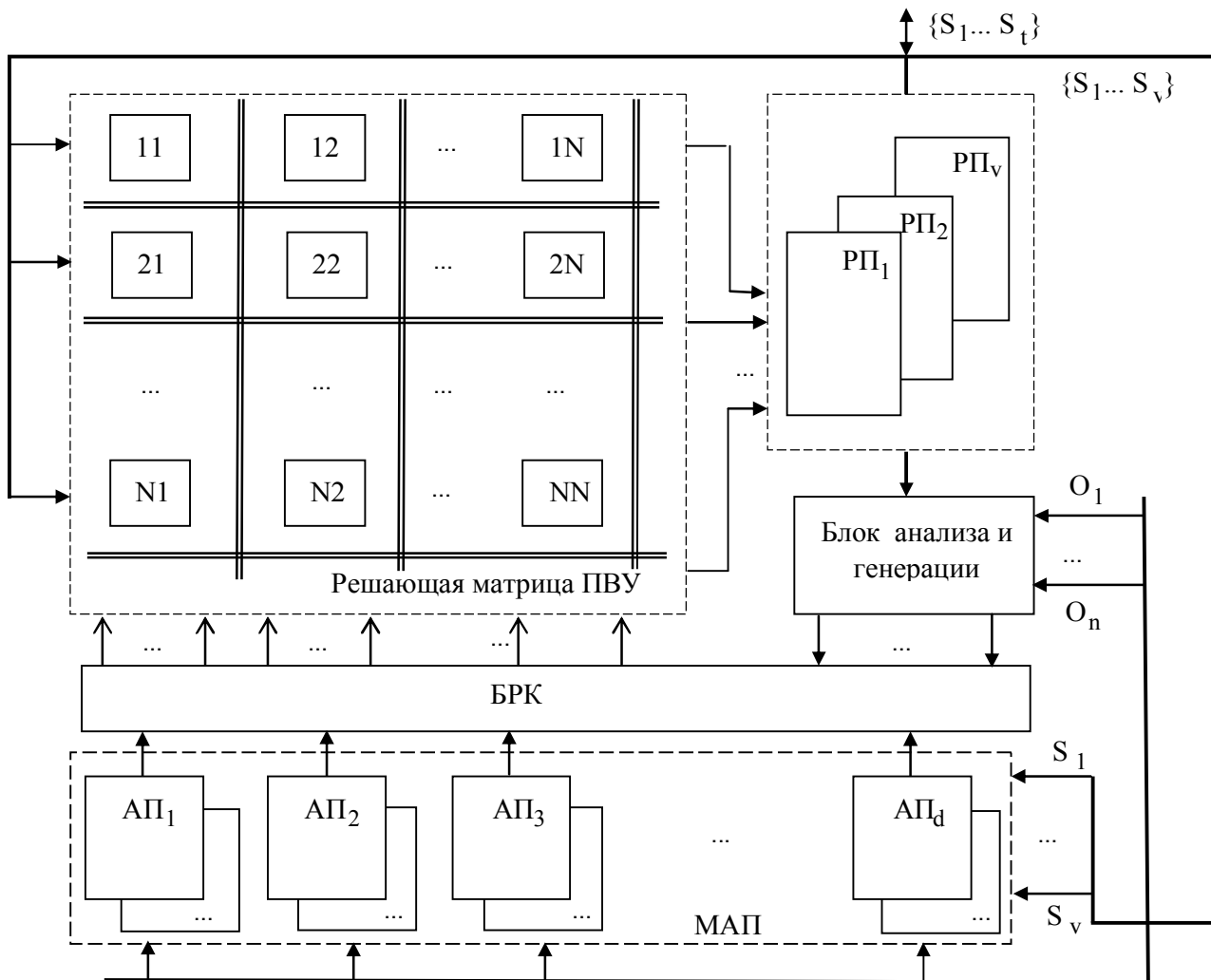


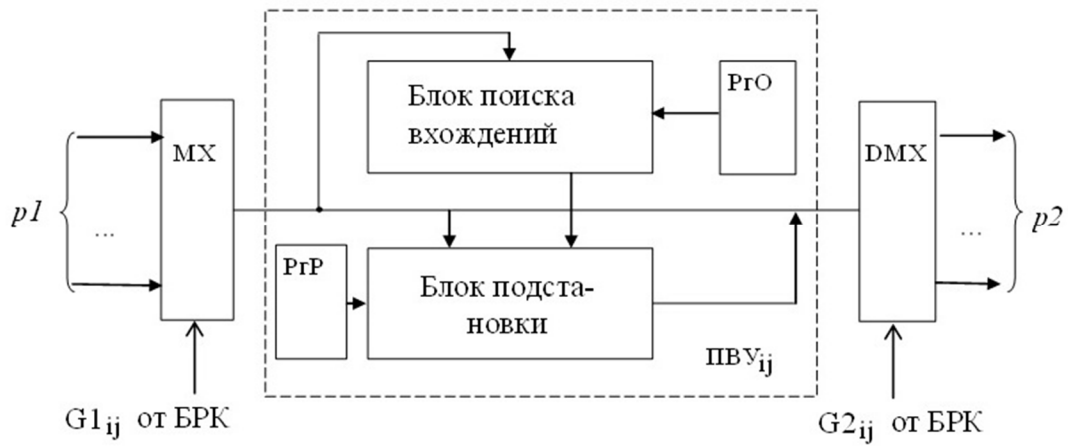
Рис. 1. Структурная схема настраиваемого мультипроцессора:

t – количество входных слов; v – количество обрабатываемых слов; d – количество модулей АП

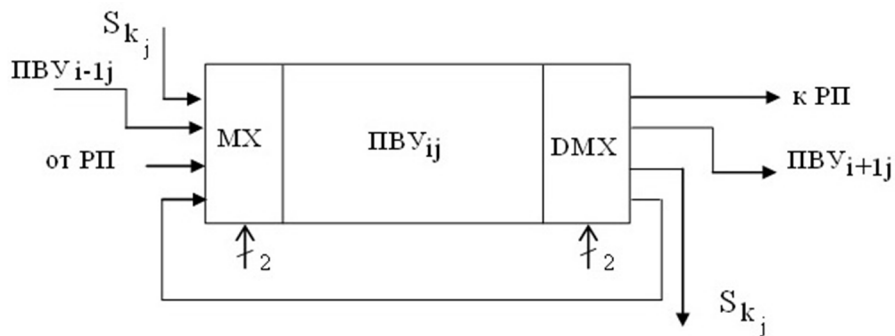
На Рис. 3 представлена организация одного столбца решающей матрицы с ПВУ, имеющими коммутацию 4×4 . Отличительная особенность ниже представленной организации заключается в повышении гибкости связей ПВУ между собой и внешними источниками слов $\{S_1 \dots S_v\}$. С одной стороны, введение локальных обратных связей в ПВУ повышает автономность их работы. С другой стороны, введение общего программируемого информационных входа и соответственно выхода в каждом ПВУ обеспечивает гибкость транзитных пересылок и уменьшает непродуктивные затраты времени на маршрутизацию в пределах столбца решающей матрицы.

Наконец, важнейшей структурной единицей МП ОСИ является блок реконфигурации, формирующий поток коммутации ПВУ в единый вычислительный узел в пределах каждого столбца решающей матрицы. Поток коммутации представляет собой вектора двоичных унитарных кодов (УК), каждый бит (группа бит) которого управляет связью подключения ПВУ с внешними источниками или приемниками.

БРК также имеет модульную структуру и состоит N однотипных параллельных схем обработки УК. На схематическом уровне основу БРК составляет функциональный узел – цифровой компрессор (с модификациями). Цифровой компрессор ориентирован на выполнение следующих логических операций над УК: поиск приоритетной логической «1», формирование левой/правой серии логических «1» относительно приоритетной, объединение единичных серий УК, разделение единичных серий УК и др.).



а)



б)

Рис. 2. Организация ПВУ:

S_{k_j} – информационный сигнал; а) – структурная схема; б) – обозначение ПВУ с 4-я входами/выходами

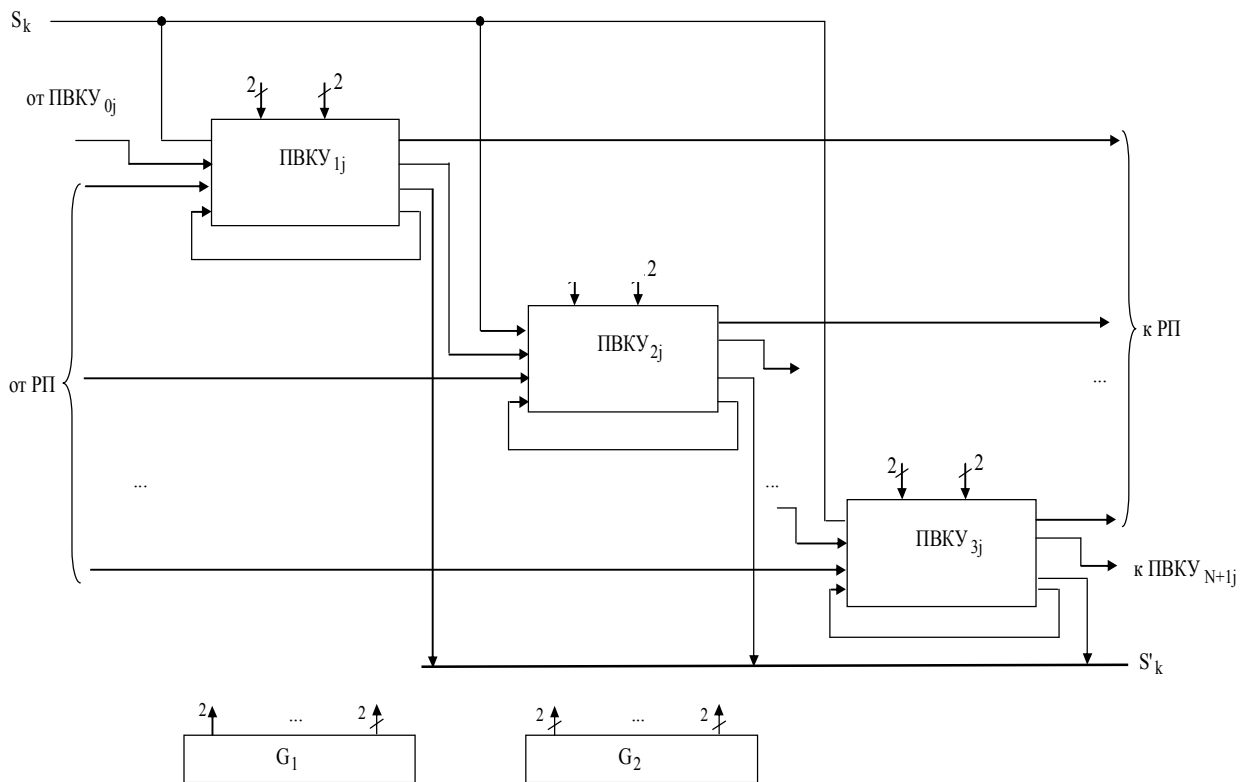


Рис. 3. Программируемая структура столбца решающей матрицы на основе ПВУ с коммутацией 4×4

Заключение. Современный прогресс компьютерной индустрии многопроцессорных систем ориентирован на создание “интеллектуальных” вычислительных машин и систем с автоматически настраиваемой под поисковый граф задачи структурой. Обработка знаний как самой общей информационной категории сводится к решению недетерминированных задач ОСИ, описываемых в виде графа с ветвящимися путями, имеющего переменные коэффициенты ветвления и сужения на траекториях.

Для технической поддержки параллелизма ветвящихся вычислений выбран математический аппарат исчислительных продукционных систем, для которых разработан настраиваемый мультипроцессор потока данных. Операционная часть мультипроцессора содержит модули ассоциативной памяти и матрицу однородную продукционных вычислительно-коммутационных устройств. Особенность настраиваемый мультипроцессора заключается, во-первых, в том, что коммутационная подсистема распределена по ее структуре в виде программируемых многоканальных переключателей, что обеспечивает динамическую реконфигурацию структуры мультипроцессора под граф решения задачи с точностью до отдельного уровня. Вторая особенность мультипроцессора связана с динамически формируемым потоком коммутации на основе оригинальных схем параллельной обработки унитарных кодов.

Созданная общая структурная схема настраиваемого мультипроцессора позволяет объединить и координировать работу неединичного множества дискретных вычислителей (продукционных вычислительных устройств), количество, топология которых динамически изменяются в процессе вычислений. Динамически настраиваемая организация создает основу для адаптации структуры операционной части мультипроцессора под информационную структуру графа решаемой задачи. Мультипроцессор может найти применение как аппаратный акселератор вычислений в машинах баз данных, машинах баз знаний, высокопроизводительных поисковых системах, системах обработки естественно-языковой информации, интеллектуальных системах ассоциативной памяти.

Литература

1. Дмитренко Н. Н. Семейство многопроцессорных вычислительных систем с динамически перестраиваемой структурой / Н. Н. Дмитренко, И. А. Каляев, И. И. Левин // Вестник компьютерных и информационных технологий. – 2009. – №6. – С. 2-8.
2. Палагин А. В. Цифровые устройства на базе программируемых логических интегральных схем типа FPGA / А. В. Палагин, В. Н. Опанасенко, В. Г. Сахарин // Электронное моделирование. – 2002. – Т.324, №2. – С.21-33.
3. Каляев А. В. Модульно-наращиваемые многопроцессорные системы со структурно-процедурной организацией вычислений / А. В. Каляев, И. И. Левин. – Москва : Янус-К, 2003. – 380 с.
4. Бурцев В. С. Параллелизм вычислительных процессов и развитие архитектуры суперЭВМ: сб. статей / сост. В. П. Торчигин, Ю. Н. Никольская, Ю. В. Никитин. – Москва : ГОРСУ ПРЕСС, 2006. – 416 с.
5. Эйсымонт Л. DARPA UNPC – дорога с экзафлопсам / Л. Эйсымонт // Открытые системы. – 2010. – №9. – С.12-15.
6. Воеводин В. В. Параллельные вычисления / В. В. Воеводин, Вл. В. Воеводин. – Санкт Петербург : БХВ-Петербург, 2002. – 608 с.
7. Корнеев В. В. Вычислительные системы / В. В. Корнеев. – Москва : Гелиос АРВ, 2004. – 512 с.
8. Мирталибов Т. А. Модифицированная продукционная система и специализированное продукционное устройство для поддержки решений проблемно-поисковых задач / Т. А. Мирталибов, Е. А. Титенко // Вісник Державного університету інформаційно-комунікаційних технологій. – 2013. – №3. – С. 14-20.
9. Мирталибов Т. А. Индикатор множественных пересечений слов для продукционных систем / Т. А. Мирталибов, Е. А. Титенко // Наукові записки Українського науково-дослідного інституту зв'язку. – 2013. – №3(27). – С. 15-23.