УДК 004.222+004.315 DOI:10.31673/2412-4338.2020.029099

Самощенко О. В., Золотухіна О. А.
Державний університет телекомунікацій, Київ

ДОДАВАННЯ ТА ВІДНІМАННЯ ЦІЛИХ ЧИСЕЛ В СИСТЕМІ КОДУВАННЯ ОПЕРАНДІВ ІЗ ВІД'ЄМНИМ НУЛЕМ

Анотація: *При синтезі схеми додавання та віднімання алгебраїчних цілих чисел використовується система кодування операндів із від'ємним нулем. Запропонований метод комп'ютерного подання цілих чисел, згідно з яким коди додатних та від'ємних чисел формуються за єдиною процедурою. Синтез базується на поданні суми та різниці даних у формі залишку по модулю, що дорівнює ваговому коефіцієнту вихідного переносу суматора. Визначені області припустимих значень результатів для операцій додавання і віднімання коректних вхідних даних. Наявність і тип переповнення розрядної сітки установлюється за результатами аналізу комбінацій сигналів на штатних виходах операційного суматора. Обчислення суми і різниці чисел із використанням зміщеного коду базується на формалізованому описі арифметичних операцій над цілими числами згідно із запропонованим форматом. Аналітично обґрунтована схемотехнічна однорідність операційного суматора. Наведені правила встановлення правильності виконання операцій додавання і віднімання зміщених цілих чисел. Для дійсних значень початкових аргументів отримані діапазони кодів сум і різниць, запропоновані правила ідентифікації позитивних і негативних переповнень. Схеми фіксації переповнення кількості розрядів основних виводів операційного суматора інваріантні відносно операцій додавання та віднімання початкових даних в системі із від'ємним нулем. Оригінальне використання чисельного зсуву при кодуванні операндів, що проявляється у перевагах технічного забезпечення базових комп'ютерних операцій, зумовлює позитивні властивості при практичних реалізаціях більш складних арифметичних дій.*

Ключові слова*: суматор, код із від'ємним нулем, залишок по модулю, ознаки переповнення, інверсія коду.*

Samoshchenko O. V., Zolotukhina O. A.
State University of Telecommunications, Kyiv

ADDITION AND SUBTRACTION OF INTEGERS IN CODES OPERANDS WITH NEGATIVE ZERO

Abstract*: Code on the outputs of adder binary numbers described as the remainder of the sum the initial data on the adder module is equal to output carry weight. An original technique for synthesizing a way of operands representation in the addition and subtraction schemes of integers in a code with a negative zero was developed, which is based on the representation the source data in the form a remainder on the adder module. A method of computer representation for integer numbers is proposed, in which the codes of positive and negative numbers are formed by the same procedure. The property of duality the addition and subtraction operations on the initial data in the code with a negative zero have justified analytically. Areas of allowable results values for the correct input data addition and subtraction operations are determined. It is identified combination of the adder output signals, which determine the presence and polarity the adder bit grid overflow. It is shown that designed fixing scheme bit grid overflow of adder outputs invariant with respect to operations of addition and subtraction of source data with a negative zero code. For the analytical description of arithmetic operations on integer numbers represented with the proposed encoding method, a technique of calculating the sum and difference of numbers using the biased supplementary code has been proposed. Analytically substantiated, that the technique makes the scheme of the operational adder homogeneous. The rules for establishing the correctness of the addition and subtraction operations of the integers given in the proposed encoding form are given. For true values of the initial arguments, the sums and the differences codes ranges are obtained, and the rules for positive and negative overflows identification are proposed. The original usage of a common numerical bias during the operands encoding, that evinces itself in the advantages of basic computer operations technical implementation, predetermines positive properties in practical implementations of more complex arithmetical actions.*

Keywords: *adder binary numbers, code with negative zero, the remainder modulo, signs of overflow, code inverse.*

Самощенко А. В., Золотухина О.А.

Государственный университет телекоммуникаций, Киев

СУММИРОВАНИЕ И ВЫЧИТАНИЕ ЦЕЛЫХ ЧИСЕЛ В СИСТЕМЕ КОДИРОВАНИЯ ОПЕРАНДОВ С ОТРИЦАТЕЛЬНЫМ НУЛЕМ

Аннотация: *При синтезе схемы сложения и вычитания алгебраических целых чисел используется система кодирования операндов с отрицательным нулем. Предложен метод компьютерного представления целых чисел, согласно которому коды положительных и отрицательных чисел формируются по единой процедуре. Синтез основан на представлении суммы и разности в виде остатка по модулю, равному весовому коэффициенту выходного переноса сумматора. Определены области допустимых значений результатов для операций сложения и вычитания корректных входных данных. Наличие и тип переполнения разрядной сетки устанавливается по результатам анализа комбинаций значений сигналов на штатных выходах операционного сумматора. Вычисление суммы и разности чисел с использованием смещенного кода базируется на формализованном описании арифметических операций над целыми числами согласно предложенному формату. Аналитически обоснована схемотехническая однородность операционного сумматора. Приведены правила установления правильности выполнения операций сложения и вычитания смещенных целых чисел. Для действительных значений начальных аргументов получены диапазоны кодов сумм и разностей, предложены правила идентификации положительных и отрицательных переполнений. Схемы фиксации переполнения количества разрядов основных выводов операционного сумматора инвариантны относительно операций суммирования и вычитания исходных данных в системе с отрицательным нулем. Оригинальное использование численного смещения при кодировании операндов, проявляющееся в преимуществах технического обеспечения базовых компьютерных операций, предопределяет положительные свойства при практических реализациях более сложных арифметических действий.*

Ключевые слова: *сумматор, код с отрицательным нулем, остаток по модулю, признаки переполнения, инверсия кода.*

Вступ

В комп'ютерному обладнанні при виконанні основних дій типовим є використання попередньо перетворених даних [1-3]. Такий підхід дозволяє отримати додаткові позитивні переваги комп'ютерних пристроїв, наприклад підвищення точності та швидкодії [3,4]. Для підвищення ефективності виконання комп'ютерних операцій використовується подання операндів із зміщеними кодами [4-7], згідно із яким передбачається арифметична зміна значення операндів відповідно до деякої константи. Зміна значення, тобто умовне зміщення розташування змінної на числової висі, дозволяє використовувати схеми і алгоритми комп'ютерних перетворювань незнакових чисел для обробки алгебраїчних чисел. Одним із варіантів зміщеного кодування є подання комп'ютерних даних кодами із від'ємним нулем [7,8].

Врахування властивостей кодів із від'ємним нулем дозволяє розробити комп'ютерні арифметичні операційні пристрої із технічними перевагами. Підвищення складності комп'ютерної обчислювальної техніки потребує моделювання операцій перетворення даних, що є невід'ємною частиною процесу успішного проектування апаратно-програмного обладнання. В свою чергу, моделювання ґрунтується на формалізованому опису відповідних операційних структур і процесів перетворення, базовими із яких беззаперечно є додавання та віднімання. Використання для формалізованого опису схем, що дозволяють аналізувати і досліджувати виконання декількох операцій в єдиному операційному пристрої, є доречним.

В роботі з використанням властивостей подання цілих чисел в коді із від'ємним нулем та операційних властивостей суматорів цілих чисел пропонується математичний опис дослідження роботи арифметичного пристрою додавання і віднімання операндів в кодах із від'ємним нулем. Одночасно для усіх режимів роботи фіксується наявність та тип переповнення результату. Дослідження ґрунтуються на використанні теорії зміщених кодів і поняття "суматор по модулю (*mV*)" [9].

Особливості подання операндів в системі кодування із від'ємним нулем

Коректний код операнду в системі зміщеного кодування із від'ємним нулем формується відповідно до загального правила [10]:

$$X^{NZ}(n,1) = X(n,1) + \frac{V}{2} - 1, \tag{1}$$

де $(n,1)$ - позначення граничних номерів інтервалу двійкових позицій (розрядів, бітів) з найбільшою (2^{n-1}) і найменшою (2^0) вагою відповідно в кодах чисел; $X^{NZ}(n,1)$ - двійковий код цілечисельного операнду в системі подання із від’ємним нулем; $V = 2^n$ - ваговий коефіцієнт перетворення (кодування зсувом) відповідно до розрядності операнду; $X(n,1) = X(n)X(n-1)\ldots X(2)X(1)$ - двійковий код початкового цілечисельного операнду із значенням $X = X(n)2^{n-1} + X(n-1)2^{n-2} + \ldots + X(2)2^1 + X(1)2^0$, де $X(i) \in [0;1]$ - двійкове значення цифри в позиції коду $X(n,1)$ із номером $i \in [1,n]$ та вагою 2^{i-1}.

Двійкові числа кодуються відповідно до розрядності подання $(n,1)$, тобто в діапазоні $D \in [0;V-1]$. Результат зіставлення фактичного двійкового коду $D(n,1)$ та його еквівалентного кодування (1) при від'ємному поданні $X^{NZ}(n,1)$ вказує на відповідну область припустимих алгебраїчних значень чисел, що перетворюються:

$$X\left(for\ X(n,1)\right) \in \left[-\left(\frac{V}{2}-1\right);\frac{V}{2}\right]. \tag{2}$$

Максимальне та мінімальне значення зміщеного коду $X^{NZ}(n,1)$, із урахуванням (2), обмежені й визначаються нерівностями:

$$X^{NZ}(n,1) = \begin{cases} < 2^{n-1}, if\ X \le 0 \in \left[-\left(\frac{V}{2}-1\right);0\right]; \\ \ge 2^{n-1}, if\ X > 0 \in \left[1;\frac{V}{2}\right]. \end{cases} \tag{3}$$

Із (3) випливає, що значення двійкової цифри в позиції (*n*) зміщеного коду $X^{NZ}(n,1)$ однозначно характеризує знак числа:

$$X^{NZ}(n) = \begin{cases} 0, if\ X \le 0 \in \left[-\left(\frac{V}{2}-1\right);0\right]; \\ 1, if\ X > 0 \in \left[1;\frac{V}{2}\right]. \end{cases} \tag{4}$$

Згідно (4), в старшій розрядній позиції зміщеного коду $X^{NZ}(n)$ знак «-» при нульовому та від'ємному значенні числа *X* відповідного початкового операнду $X(n,1)$ вказується цифрою «*0*», а знак «+» – цифрою «*1*». Нульове значення кодується аналогічно від'ємному числу, тому зміщений код (1) трактується "із від'ємним нулем".

Методика використання суматора в операціях додавання та віднімання операндів із від'ємним нулем

У загальному випадку операція додавання (віднімання) цілих чисел зводиться до розв'язання наступної задачі:

$$C = A \pm B, \tag{5}$$

де C – значення алгебраїчної суми (різниці) цілечисельних операндів A та B.

Розв'язання задачі (5) передбачає використання канонічного двійкового n-розрядного суматора беззнакових чисел із відповідними операційними властивостями (рис. 1):

$$\begin{gathered} E = \begin{cases} 1, \text{ } if \text{ } a(n,1)+b(n,1)+e \geq V; \\ 0, \text{ } if \text{ } a(n,1)+b(n,1)+e < V, \end{cases} \\ S(n,1) = \big(a(n,1)+b(n,1)+e\big)_{mV} = \begin{cases} a(n,1)+b(n,1)+e-V, if \text{ } E=1; \\ a(n,1)+b(n,1)+e, if \text{ } E=0, \end{cases} \end{gathered} \tag{6}$$

де $S(n,1)=S(n)S(n-1)\ldots S(2)S(1)\in[0;V-1]$ – двійковий код суми даних на основних виходах суматора; $E\in[0;1]$ – вихідне перенесення на виводі суматора з ваговим коефіцієнтом $V=2^n$; $e\in[0;1]$ – вхідне перенесення на виводі суматора з ваговим коефіцієнтом 2^0; $a(n,1),b(n,1)\in[0,V-1]$ – двійкові коди доданків на основних входах суматора; $(\ldots)_{mV}$ – опис процедури обчислення залишку по модулю V від суми початкових даних [9].

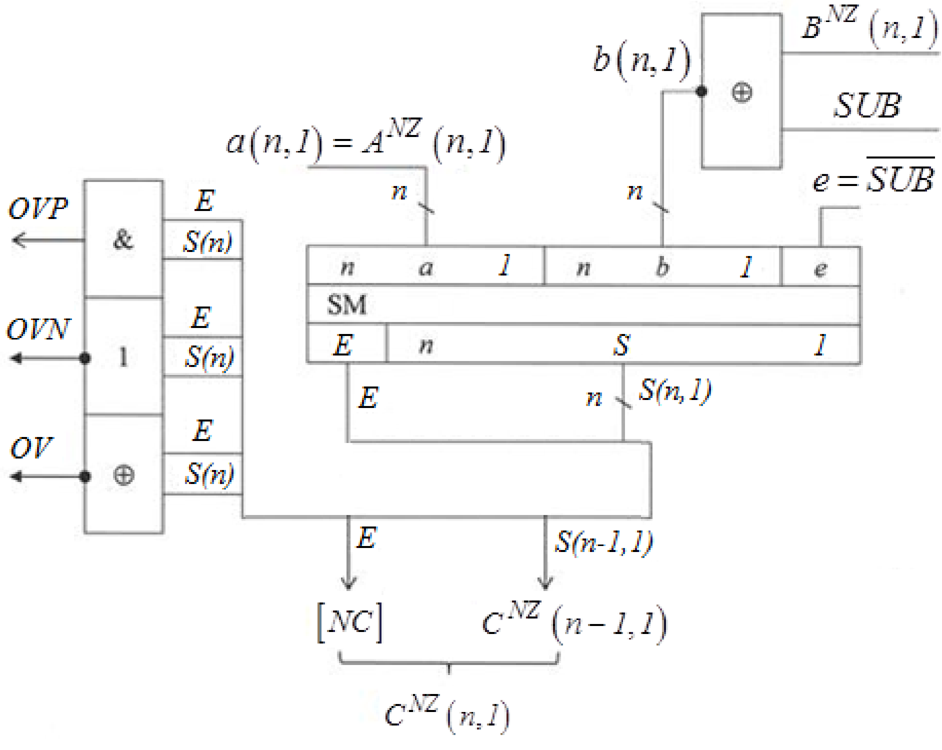

Рисунок 1 Суматор цілих чисел в коді із від'ємним нулем

Код повного результату на виводах двійкового суматора визначається операційними властивостями згідно співвідношень [11]:

$$E\cdot 2^n + S(n,1) = a(n,1)+b(n,1)+e \text{ .} \tag{7}$$

При додаванні (SUB=0) та відніманні (SUB=1) цілих чисел в коді із від'ємним нулем робота операційного суматора визначається формулами:

$$a(n,1)=A^{NZ}(n,1);$$
$$b(n,1)=B^{NZ}(n,1)\oplus SUB=\begin{cases}\overline{B^{NZ}(n,1)}, if\ SUB=0;\\ B^{NZ}(n,1), if\ SUB=1,\end{cases} \tag{8}$$
$$e=\overline{SUB}=\begin{cases}1, if\ SUB=0;\\ 0, if\ SUB=1.\end{cases}$$

Формування суми, знаку и ознак коректності результату додавання операндів із від'ємним нулем

Обчислення алгебраїчної суми ($A + B$) операндів в системі із від'ємним нулем передбачає формування зміщеного коду результату у наступному вигляді [7]:

$$\begin{aligned}C^{NZ}(n,1)&=C(n,1)+\frac{V}{2}-1=A(n,1)+B(n,1)+\frac{V}{2}-1=\\&=\left(\left(A^{NZ}(n,1)-\frac{V}{2}+1\right)+\left(B^{NZ}(n,1)-\frac{V}{2}+1\right)+\frac{V}{2}+V\right)_{mV}-1=\\&=\left(\left(A^{NZ}(n,1)+B^{NZ}(n,1)+1\right)_{mV}+\frac{V}{2}\right)_{mV}.\end{aligned} \tag{9}$$

де $C^{NZ}(n,1), A^{NZ}(n,1), B^{NZ}(n,1)$- відповідно зміщені коди результату і операндів із від'ємним нулем відповідно до розрядності даних.

Із використанням суматора (6,7) безпосередньо формується алгебраїчна сума $(C-1=A+B-1)$, для чого на входи суматора подаються двійкові коди:

$$a(n,1)=A^{NZ}(n,1);\ \ b(n,1)=B^{NZ}(n,1);\ \ e=1. \tag{10}$$

На основних виходах суматора (6,7), згідно з (9,10), формується відображення алгебраїчної суми $(C-1)$ беззнаковим кодом $S(n,1)\in[0;V-1]$:

$$\begin{aligned}S(n,1)&=\left(A^{NZ}(n,1)+B^{NZ}(n,1)+1\right)_{mV}=\left(A(n,1)+\frac{V}{2}-1+B(n,1)+\frac{V}{2}-1+1\right)_{mV}=\\&=\left(A(n,1)+B(n,1)+V-1\right)_{mV}=\left(C(n,1)+V-1\right)_{mV}=C(n,1)-1.\end{aligned} \tag{11}$$

Результат зіставлення фактичного двійкового коду $S(n,1)$ (11) та коректного еквівалентного значення при від'ємному поданні чисел $C^{NZ}(n,1)$ із урахуванням зміщення *V/2* (9) вказує на відповідну область припустимих значень алгебраїчної суми:

$$C(n,1)\in\left[-\left(\frac{V}{2}-1\right);\frac{V}{2}\right]. \tag{12}$$

Поліноми подібних функцій $A^{NZ}(n,1)$ та $B^{NZ}(n,1)$ задачі (9) мають аналогічну (12) область припустимих значень:

$$A(n,1)\in\left[-\left(\frac{V}{2}-1\right);\frac{V}{2}\right],\ \ B(n,1)\in\left[-\left(\frac{V}{2}-1\right);\frac{V}{2}\right]. \tag{13}$$

За коректних значень початкових операндів (13) значення суми у загальному випадку визначається більш широким інтервалом $\left[-(V-2);V\right]$. Тому на відрізку $\left[-(V-2);-\frac{V}{2}\right]$ необхідно фіксувати від'ємне, а на інтервалі $\left[\frac{V}{2}+1;V\right]$ – додатне переповнення роботи суматора (10). Таким чином, ознаки переповнення суматора (10) визначаються співвідношеннями:

$$\begin{gathered} OVN=\begin{cases} 1, if\ C\in\left[-(V-2);-\frac{V}{2}\right]; \\ 0, if\ C\notin\left[-(V-2);-\frac{V}{2}\right], \end{cases} \\ OVP=\begin{cases} 1, if\ C\in\left[\frac{V}{2}+1;V\right]; \\ 0, if\ C\notin\left[\frac{V}{2}+1;V\right], \end{cases} \\ OV=OVN\vee OVP, \end{gathered} \qquad (14)$$

де OVN, OVP, OV – відповідно ознаки від'ємного, додатного переповнення та наявності (факту) переповнення.

При додаванні цілих чисел в системі із від'ємним нулем алгоритм фіксації переповнення розрядної сітки суматора (10) описується логічними виразами [7]:

$$\begin{gathered} OVN=\overline{E\vee S(n)}, \\ OVP=E\wedge S(n), \\ OV=\overline{\left(E\vee S(n)\right)}\vee\left(E\wedge S(n)\right)=\overline{E\oplus S(n)}. \end{gathered} \qquad (15)$$

Двійковий код зображення алгебраїчної суми $C^{NZ}(n,1)$ в системі з від'ємним нулем, згідно з (9,11), визначається співвідношенням:

$$\begin{gathered} C^{NZ}(n,1)=\left(S(n,1)+\frac{V}{2}\right)_{mV}=\left(S(n)\cdot 2^{n-1}+S(n-1,1)+2^{n-1}\right)_{mV}= \\ =\left(\left(S(n)+1\right)\cdot 2^{n-1}+S(n-1,1)\right)_{mV}=\overline{S(n)}\cdot 2^{n-1}+S(n-1,1)=\overline{S(n)}S(n-1,1). \end{gathered} \qquad (16)$$

При коректних значеннях результату операції додавання (16), згідно з (6,7), на виводах суматора (10) формується комбінація

$$E=\overline{S(n)}. \qquad (17)$$

Тому, згідно із (17), код результату додавання $C^{NZ}(n,1)$ доцільно формувати у вигляді:

$$C^{NZ}(n,1)=[E]S(n-1,1)=[NC]C^{NZ}(n-1,1), \qquad (18)$$

де $[E]=[NC]$ – двійкова позиція (розряд, біт) знаку алгебраїчної суми операндів в коді із від'ємним нулем:

$$[NC]=[E]=C^{NZ}(n)=\begin{cases} 0, if\ C\le 0; \\ 1, if\ C>0. \end{cases} \qquad (19)$$

Поліноми функцій $A^{NZ}(n,1)$ та $B^{NZ}(n,1)$ задачі (9) мають аналогічний формат:

$$A^{NZ}(n,1)=[NA]A^{NZ}(n-1,1),$$
$$B^{NZ}(n,1)=[NB]B^{NZ}(n-1,1). \tag{20}$$

Результати наведеного аналітичного розгляду розв'язання задачі обчислення алгебраїчної суми ($A + B$) операндів в системі із від'ємним нулем відображені в формулі (8).

Формування різниці, знаку и ознак коректності результату віднімання операндів із від'ємним нулем

Обчислення алгебраїчної різниці (A - B) операндів в системі із від'ємним нулем передбачає формування зміщеного коду результату у наступному вигляді [7]:

$$\begin{gathered}C^{NZ}(n,1)=C+\frac{V}{2}-1=A-B+\frac{V}{2}-1= \\ =\left(\left(A^{NZ}(n,1)-\frac{V}{2}+1\right)-\left(B^{NZ}(n,1)-\frac{V}{2}+1\right)+\frac{V}{2}\right)_{mV}-1= \\ =\left(\left(A^{NZ}(n,1)-B^{NZ}(n,1)-1+V\right)_{mV}+\frac{V}{2}\right)_{mV}= \\ =\left(\left(A^{NZ}(n,1)+\overline{B^{NZ}(n,1)}\right)_{mV}+\frac{V}{2}\right)_{mV},\end{gathered} \tag{21}$$

де $\overline{B^{NZ}(n,1)}$ - порозрядна інверсія двійкового коду операнду від'ємника в системі кодування із від'ємним нулем.

Використання суматора (6,7) передбачає формування результату обчислення при наявності на входах наступних двійкових кодів:

$$a(n,1)=A^{NZ}(n,1);\;\; b(n,1)=\overline{B^{NZ}(n,1)};\;\; e=0. \tag{22}$$

На основних виходах суматора (6,7), згідно з (21,22), формується відображення результату обчислень беззнаковим кодом $S(n,1)\in[0;V-1]$:

$$\begin{gathered}S(n,1)=\left(A^{NZ}(n,1)+\overline{B^{NZ}(n,1)}+0\right)_{mV}=\left(A(n,1)+\frac{V}{2}-1+V-1-B(n,1)-\frac{V}{2}+1+0\right)_{mV}= \\ =\left(A(n,1)+V-1-B(n,1)\right)_{mV}=\left(C(n,1)+V-1\right)_{mV}=C(n,1)-1.\end{gathered} \tag{23}$$

Результат зіставлення фактичного двійкового коду $S(n,1)$ (23) та коректного еквівалентного значення при від'ємному поданні чисел $C^{NZ}(n,1)$ із урахуванням зміщення $V/2$ (21) вказує на відповідну область припустимих значень алгебраїчної різниці:

$$C(n,1)\in\left[-\left(\frac{V}{2}-1\right);\frac{V}{2}\right]. \tag{24}$$

Поліноми подібних функцій $A^{NZ}(n,1)$ та $B^{NZ}(n,1)$ задачі (21) мають аналогічну (24) область припустимих значень:

$$A(n,1)\in\left[-\left(\frac{V}{2}-1\right);\frac{V}{2}\right],\;\; B(n,1)\in\left[-\left(\frac{V}{2}-1\right);\frac{V}{2}\right]. \tag{25}$$

За коректних значень початкових операндів (25) значення різниці у загальному випадку визначається більш широким інтервалом $[-(V-1);V-1]$. Тому на відрізку $\left[-(V-1);-\frac{V}{2}\right]$

необхідно фіксувати від'ємне, а на інтервалі $\left[\frac{V}{2}+1;V-1\right]$ – додатне переповнення роботи суматора (22). Таким чином, ознаки переповнення суматора (22) визначаються співвідношеннями:

$$OVN=\begin{cases}1, if\ C\in\left[-(V-1);-\frac{V}{2}\right];\\0, if\ C\notin\left[-(V-1);-\frac{V}{2}\right],\end{cases}$$
$$OVP=\begin{cases}1, if\ C\in\left[\frac{V}{2}+1;V-1\right];\\0, if\ C\notin\left[\frac{V}{2}+1;V-1\right],\end{cases}\tag{26}$$
$$OV=OVN\vee OVP,$$

де OVN, OVP, OV – відповідно ознаки від'ємного, додатного переповнення та наявності (факту) переповнення.

При відніманні цілих чисел в системі із від'ємним нулем алгоритм фіксації переповнення розрядної сітки суматора (6,7) описується логічними виразами [7]:

$$OVN=\overline{E\vee S(n)},$$
$$OVP=E\wedge S(n),\tag{27}$$
$$OV=\overline{(E\vee S(n))}\vee(E\wedge S(n))=\overline{E\oplus S(n)}.$$

З наведених співвідношень випливає, що в суматорах (10) та (22) наявність факту переповнення двійкового коду результату описується однаковою комбінацією (14,26), (15,27) в старших розрядах вихідного поліному.

Аналогічно додаванню, двійковий код зображення алгебраїчної різниці $C^{NZ}(n,1)$ в системі з від'ємним нулем, згідно з (21,23), визначається співвідношенням:

$$\begin{aligned}C^{NZ}(n,1)&=\left(S(n,1)+\frac{V}{2}\right)_{mV}=\left(S(n)\cdot 2^{n-1}+S(n-1,1)+2^{n-1}\right)_{mV}=\\&=\left((S(n)+1)\cdot 2^{n-1}+S(n-1,1)\right)_{mV}=\overline{S(n)}\cdot 2^{n-1}+S(n-1,1)=\overline{S(n)}S(n-1,1).\end{aligned}\tag{28}$$

При коректних значеннях результату операції віднімання (28), згідно з (6,7), на виводах суматора (22) формується комбінація

$$E=\overline{S(n)}.\tag{29}$$

Тому, згідно із (29), код результату віднімання $C^{NZ}(n,1)$ доцільно формувати у вигляді:

$$C^{NZ}(n,1)=[E]S(n-1,1)=[NC]C^{NZ}(n-1,1),\tag{30}$$

де $[E]=[NC]$ – двійкова позиція (розряд, біт) знаку алгебраїчної різниці операндів в коді із від'ємним нулем:

$$[NC]=[E]=C^{NZ}(n)=\begin{cases}0, if\ C\le 0;\\1, if\ C>0.\end{cases}\tag{31}$$

Зіставлення (30,31) та (18,19) вказує на тотожність відповідних виразів.

Поліноми функцій $A^{NZ}(n,1)$ та $B^{NZ}(n,1)$ задачі (21) мають формат, аналогічний (20).

Результати наведеного аналітичного розгляду розв'язання задачі обчислення алгебраїчної різниці (A - B) операндів в системі із від'ємним нулем відображені в формулі (8).

Висновки

Розробка та впровадження нових методів комп'ютерного обчислювального проектування не втрачає актуальності. Запропонований у даній роботі метод для формалізованого опису базових обчислень (додавання та віднімання) із цілечисельними операндами у форматі, що базується на використанні зміщеного кодування із від'ємним нулем і виконанні дій за допомогою суматорів по модулю, показав методологічну повноту, математичну послідовність висновків та коректність отриманих результатів.

Наукова новизна результатів полягає у формулюванні теоретичних положень для встановлення задачі додавання і віднімання цілих чисел в системі кодування із від'ємним нулем і розробки спеціального підходу до її рішення. Практична реалізація наведеного підходу дозволяє отримати схеми для ефективного виконання основних комп'ютерних арифметичних операцій. Запропоновані процедури додавання та віднімання цілих чисел в системі кодування із від'ємним нулем є перспективними для створення конкурентоспроможних арифметичних пристроїв. Розроблена схема додавання та віднімання цілих чисел в системі кодування із від'ємним нулем створює передумови для успішного проектування пристроїв виконання більш складних комп'ютерних операцій.

Список використаної літератури

1.Patterson, David A. (2014) Computer organization and design: the hardware/software interface / David A. Patterson, John L. Hennessy. - 5th ed. (The Morgan Kaufmann series in computer architecture and design).793p.

2.Stallings, William. (2016) Computer organization and architecture: designing for performance / William Stallings. - 10th ed. (Pearson Education, Inc., Hoboken, NJ 07030). 864 p.

3.Intel® 64 and IA-32 Architectures Software Developer’s Manual. - Order Number: 325462-067US, May 2018.

4.Anderson, S., et al. “The IBM System/360 Model 91: Floating-Point Execution Unit.” IBM Journal of Research and Development, January 1967. Reprinted in [SWAR90,Volume 1].

5.Mary Payne and Dileep Bhandarkar. "VAX Floating Point: A Solid Foundation For Numerical Computation" Digital Equipment Corporation 146 Main Street Maynard, Massachusetts 01754. Prepared for and presented at Electro/80, May 14, Boston, Massachusetts.

6.Лапко, В. В. Синтез та математичне моделювання схем додавання та віднімання цілих чисел в кодах з додатним нулем. / В. В. Лапко, О. В. Самощенко, Г. Е. Маргієв // Наукові праці Донецького національного технічного університету. Серія “Інформатика, кібернетика та обчислювальна техніка”. – 2017. – Вип. 1(24). - с.12-21. ISSN: 1996-1588.

7.Самощенко, О. В. Синтез та дослідження схем додавання та віднімання цілих чисел в системі з від’ємним нулем. / О. В. Самощенко, О. М. Мірошкін, Г. Е. Маргієв // Наукові праці Донецького національного технічного університету. Серія “Інформатика, кібернетика та обчислювальна техніка”. – 2018. – Вип. 1(26). - С.91-100. ISSN: 1996-1588.

8.754-2008 - IEEE Standard for Floating-Point Arithmetic. Revision of ANSI/IEEE Std 754-1985 // [ieeexplore.ieee.org], 2008 ISBN 978-0-7381-5752-8, doi:10.1109/ IEEE STD.2008.4610935.

9.Святный, В. А. Математическое описание компьютерных операций суммирования и вычитания целых чисел при смещенных кодах операндов. / В. А. Святный, В. В. Лапко, А. В. Самощенко. // Наукові праці Донецького національного технічного університету. Серія «Інформатика, кібернетика та обчислювальна техніка». Випуск 1 (22). – Красноармійськ: ДонНТУ. – 2016. – С. 75–83. ISSN: 1996-1588.

10.Каган, Б. М. Электронные вычислительные машины и системы / Б. М. Каган. - 3-е изд. перераб. и доп. - Л. : Энергоатомиздат, 1991. – 590 с.

11.Cragon, H. G. Computer Architecture and Implementation. University of Texas at Austin, Cambridge University Press (2000).

References

1.Patterson, David A. Computer organization and design: the hardware/software interface / David A. Patterson, John L. Hennessy. - 5th ed. (The Morgan Kaufmann series in computer architecture and design) (2014).

2.Stallings, William. (2016) Computer organization and architecture : designing for performance / William Stallings. - 10th ed. (Pearson Education, Inc., Hoboken, NJ 07030). 864 p.

3.Intel® 64 and IA-32 Architectures Software Developer's Manual. - Order Number: 325462-067US, May 2018.

4.Anderson, S., et al. "The IBM System/360 Model 91: Floating-Point Execution Unit." IBM Journal of Research and Development, January 1967. Reprinted in [SWAR90,Volume 1].

5.Mary Payne and Dileep Bhandarkar. "VAX Floating Point: A Solid Foundation For Numerical Computation" Digital Equipment Corporation 146 Main Street Maynard, Massachusetts 01754. Prepared for and presented at Electro/80, May 14, Boston, Massachusetts.

6. Lapko, V. V. (2017) Synthesis and mathematical modeling of addition and subtraction schemes of integers in the codes with positive zero [Syntez ta matematychne modeljuvannja skhem dodavannja ta vidnimannja cilykh chysel v kodakh z dodatnym nulem] / V. V. Lapko, A. V. Samoshchenko, H. E. Marhiev // Scientific papers of Donetsk National Technical University. Series "Informatics, cybernetics and computational technics". Issue 1 (24), Pokrovsk, DonNTU, P. 12–21. ISSN: 1996-1588.

7.Samoshchenko, O. V. (2018) Synthesis and research of addition and subtraction circuits for negative zero coded integers [Syntez ta doslidzhennja skhem dodavannja ta vidnimannja cilykh chysel v systemi z vid'jemnym nulem] / O. V. Samoshchenko, O. M. Miroshkin, H. E. Marhiev // Scientific papers of Donetsk National Technical University. Series "Informatics, cybernetics and computational technics". Issue 1 (26), Pokrovsk, DonNTU, P. 91–100. ISSN: 1996-1588.

8.754-2008 - IEEE Standard for Floating-Point Arithmetic. Revision of ANSI/IEEE Std 754-1985 // [ieeexplore.ieee.org], 2008 ISBN 978-0-7381-5752-8, doi:10.1109/ IEEESTD.2008.4610935.

9.Sviyatny, V. A. (2016) Mathematical description of computer operations of summation and subtraction of integers with offset operand codes [Matematicheskoye opisaniye komp'yuternykh operatsiy summirovaniya i vychitaniya tselykh chisel pri smeshchennykh kodakh operandov] / V. A. Sviyatny, V. V. Lapko, A. V. Samoschenko // Naukovi pratsi DonNTU: Informatyka, Kybernetyka ta obchysliuvalna teknika, №1 (22), Donetsk National Technical University, Krasnoarmiysk, P. 75-83. ISSN: 1996-1588.

10.Kagan B. M. (1991) Digital computers and systems [Electonnyye vychislitel'nyye mashiny i sistemy], Energoatomizdat, Moscow, 680 p.

11.Cragon, H. G. (2000) Computer Architecture and Implementation. University of Texas at Austin, Cambridge University Press.

.